PATENT ABSTRACTS OF JAPAN

(11)Publication number:

2002-150923

(43)Date of publication of application: 24.05.2002

(51)Int.CI.

H01J 1/304 H01J 1/30 H01J 9/02 H01J 31/12

(21)Application number: 2001-254637

(71)Applicant: CANON INC

(22)Date of filing:

24.08.2001

(72)Inventor: TSUKAMOTO TAKEO

(30)Priority

Priority number : 2000265824

Priority date : 01.09.2000

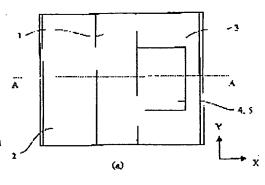
Priority country: JP

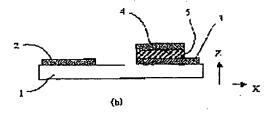
(54) ELECTRON EMITTING ELEMENT, ELECTRON SOURCE AND IMAGE FORMING DEVICE, AND MANUFACTURING METHOD OF THE ELECTRON EMITTING ELEMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an electron emitting element, an electron source and an image formed device in which reduction of element capacity and drive voltage and improvement in electron emission efficiency can be made and a high- precision beam can be obtained, and to provide a manufacturing method of the electron emitting element.

SOLUTION: An extraction electrode 2 and a cathode electrode 3 are provided on the insulation substrate 1, and a layer which has a growth option of fiber—shape carbon is formed on the cathode electrode 3. The fiber—shape carbon is made to grow via the catalyst particles formed on the layer 5.





LEGAL STATUS

[Date of request for examination]

24.01.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報(A)

(11)特許出顧公開番号 特開2002-150923

(P2002-150923A)

(43)公開日 平成14年5月24日(2002.5.24)

| (51) Int.Cl.7 | | 識別記号 | FΙ | | Ť | ·-7]*(参考) |
|---------------|-------|------|------|-------|---|--------------------|
| H01J | 1/304 | | H01J | 9/02 | В | 5 C O 3 5 |
| | 1/30 | | | 31/12 | С | 5 C O 3 6 |
| | 9/02 | | | 1/30 | F | |
| | 31/12 | | | | Α | |

審査請求 未請求 請求項の数35 OL (全 17 頁)

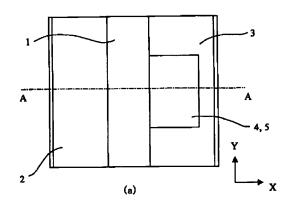
| | | 一 | 不明不 明不久0数00 OL (至 17 頁) |
|-------------|-----------------------------|---------|--------------------------------|
| (21)出顧番号 | 特顧2001-254637(P2001-254637) | (71)出顧人 | 000001007 |
| | | | キヤノン株式会社 |
| (22)出願日 | 平成13年8月24日(2001.8.24) | | 東京都大田区下丸子3丁目30番2号 |
| | | (72)発明者 | 塚本 健夫 |
| (31)優先権主張番号 | 特顧2000-265824(P2000-265824) | | 東京都大田区下丸子3丁目30番2号 キヤ |
| (32)優先日 | 平成12年9月1日(2000.9.1) | | ノン株式会社内 |
| (33)優先權主張国 | 日本 (JP) | (74)代理人 | 100085006 |
| | | | 弁理士 世良 和信 (外2名) |
| | | Fターム(参 | 考) 50035 AA20 BB01 |
| | | | 50036 EE01 EE14 EF01 EF06 EF09 |
| | | | EG12 EH04 EH11 |
| | | | |
| | | 1 | |

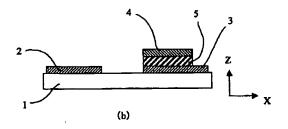
(54)【発明の名称】 電子放出素子、電子源および画像形成装置、並びに電子放出素子の製造方法

(57)【要約】

【課題】 素子容量および駆動電圧の低減と電子放出効率の向上を図るとともに、高精細なビームを得ることができる電子放出素子および電子源および画像形成装置および電子放出素子の製造方法を提供する。

【解決手段】 絶縁性の基板1上に引き出し電極2と陰極電極3を設け、陰極電極3上に繊維状カーボンの成長選択性を有する層5を形成し、層5上に形成した触媒粒子を介して繊維状カーボンを成長させる。





【特許請求の範囲】

【請求項1】 炭素を主成分とするファイバーと、

Ti, Zr, NbもしくはAlの中から選択された材料の酸化物からなる層、またはTi, ZrもしくはNbの中から選択された材料の酸化物半導体からなる層と、を備え、

前記炭素を主成分とするファイバーは、前記層上に配置 されており、且つ、その一部に P d を有することを特徴 とする電子放出素子。

【請求項2】前記Pdは、前記層に前記炭素を主成分と するファイバーが接する位置に配置されてなることを特 懲とする請求項1に記載の電子放出素子。

【請求項3】前記Pdは、前記炭素を主成分とするファイバーの先端あるいは前記炭素を主成分とするファイバーの中間に配置されてなることを特徴とする請求項1に記載の電子放出素子。

【請求項4】前記炭素を主成分とするファイバーは、前 記層上に配置されたPd粒子を介して成長されたもので あることを特徴とする請求項1乃至3のいずれかに記載 の電子放出素子。

【請求項5】前記炭素を主成分とするファイバーは、グラフェンを有することを特徴とする請求項1乃至4のいずれかに記載の電子放出素子。

【請求項6】前記炭素を主成分とするファイバーは、積層された複数のグラフェンを有することを特徴とする請求項1万至4のいずれかに記載の電子放出素子。

【請求項7】前記複数のグラフェンは、前記炭素を主成分とするファイバーの軸方向に積層されてなることを特徴とする請求項6に記載の電子放出素子。

【請求項8】前記炭素を主成分とするファイバーは、グラファイトナノファイバー、カーボンナノチューブもしくはアモルファスカーボン、またはこれらのうち2種類以上の混合物であることを特徴とする請求項1乃至7のいずれかに記載の電子放出素子。

【請求項9】基板の表面上に設けた第1電極と、

前記第1電極と間隙を挟んで前記基板の表面上に設けた 第2電極と、

前記第1電極よりも高い電位を前記第2電極に印加する 手段と、

をさらに有し、

前記層の少なくとも一部分を前記第1電極上に配置した ことを特徴とする請求項1乃至8のいずれかに記載の電 子放出素子。

【請求項10】前記第1電極の厚みを、前記第2電極の 厚みよりも厚くしたことを特徴とする請求項9に記載の 電子放出案子。

【請求項11】前記炭素を主成分とするファイバーが、 前記第2電極よりも前記基板表面から離れて位置することを特徴とする請求項9または10に記載の電子放出素 子。 【 請求項12】前記第1電極を設ける位置が前記第2電極を設ける位置より高くなるように、前記基板表面に段差を設けたことを特徴とする請求項9乃至11の何れかに記載の電子放出素子。

【請求項13】複数の電子放出素子からなる電子源であって、前記電子放出素子が、請求項1乃至12のいずれか1項に記載の電子放出素子であることを特徴とする電子源。

【請求項14】請求項13に記載の電子源と、該電子源から放出された電子が衝突するアノードと、を有することを特徴とする画像形成装置。

【請求項15】前記アノードは蛍光体を有することを特徴とする請求項14に記載の画像形成装置。

【請求項16】基体表面に間隔を置いて配置された第1 および第2の電極と、

該第1の電極と電気的に接続した炭素を主成分とする複数のファイバーと、

前記第1の電極よりも高い電位を前記第2の電極に印加 する手段と、を備え、

前記炭素を主成分とする複数のファイバーの先端の前記 基体表面からの高さが、前記第2の電極表面の前記基体 表面からの高さよりも高い位置に配置されており、且

前記第1の電極と前記炭素を主成分とする複数のファイバーとの間に、Ti, Zr, NbもしくはAlの中から選択された材料の酸化物からなる層、またはTi, Zr, Nbの中から選択された材料の酸化物半導体からなる層が配置されていることを特徴とする電子放出素子。

【請求項17】前記層と前記炭素を主成分とする複数の・ファイバーとが、触媒材料を介して接続してなることを 特徴とする請求項16に記載の電子放出素子。

【請求項18】前記触媒材料は、Pd, Ni, Fe, Coまたはこれらの合金の中から選択された材料であることを特徴とする請求項17に記載の電子放出素子。

【請求項19】前記第1の電極の厚みを、前記第2の電極の厚みよりも厚くしたことを特徴とする請求項16乃至18のいずれかに記載の電子放出素子。

【請求項20】複数の電子放出素子からなる電子源であって、前記電子放出素子が、請求項16乃至19のいずれかに記載の電子放出素子であることを特徴とする電子源。

【請求項21】請求項20に記載の電子源と、該電子源から放出された電子を受けて画像を形成する画像形成部材とを有することを特徴とする画像形成装置。

【請求項22】炭素を主成分とするファイバーと、

Ti, Zr, NbもしくはAlの中から選択された材料の酸化物からなる層、またはTi, ZrもしくはNbの中から選択された材料の酸化物半導体からなる層と、を備え、

前記炭素を主成分とするファイバーは、前記層上に配置

されており、且つ、積層された複数のグラフェンを有することを特徴とする電子放出素子。

【請求項23】前記複数のグラフェンは、前記炭素を主成分とするファイバーの軸方向に積層されてなることを特徴とする請求項22に記載の電子放出素子。

【請求項24】前記炭素を主成分とするファイバーは、 前記層上に配置したPd粒子を介して成長したものであ ることを特徴とする請求項22または23に記載の電子 放出素子。

【請求項25】前記炭素を主成分とするファイバーは、 Pdを有することを特徴とする請求項22乃至24のいずれかに記載の電子放出素子。

【請求項26】複数の電子放出素子からなる電子源であって、前記電子放出素子が、請求項22乃至25のいずれかに記載の電子放出素子であることを特徴とする電子源。

【請求項27】請求項26に記載の電子源と、該電子源から放出された電子を受けて画像を形成する画像形成部材とを有することを特徴とする画像形成装置。

【請求項28】炭素を主成分とするファイバーを有する 電子放出素子の製造方法であって、

基板上にTi, Zr, NbもしくはAlの中から選択された材料の酸化物からなる層、またはTi, ZrもしくはNbの中から選択された材料の酸化物半導体からなる層を配置する工程と、

前記層上にカーボンの成長を促進する触媒粒子を配置する工程と、

前記触媒粒子が配置された前記基板を、炭素化合物を含む雰囲気中で加熱する工程と、を含むことを特徴とする電子放出素子の製造方法。

【請求項29】前記炭素化合物が炭化水素ガスであることを特徴とする請求項28に記載の電子放出素子の製造方法。

【請求項30】前記層は、前記基板上に配置された電極上に形成されることを特徴とする請求項28または29に記載の電子放出素子の製造方法。

【請求項31】前記層は、前記基板上にTi, Zr, NbもしくはAlの中から選択された材料からなる導電層を形成し、該導電層の表面を酸化する工程により形成されることを特徴とする請求項28乃至30のいずれかに記載の電子放出素子の製造方法。

【請求項32】前記導電層の表面を酸化する工程は、前 記導電層表面に前記触媒粒子を構成する材料を形成し、 該材料を酸化する工程により行われることを特徴とする 請求項31に記載の電子放出素子の製造方法。

【請求項33】前記触媒粒子は、Pd, Ni, Fe, Coまたはこれらの合金の中から選択された材料からなる粒子であることを特徴とする請求項28乃至32のいずれかに記載の電子放出素子の製造方法。

【請求項34】複数の電子放出素子からなる電子源の製

造方法であって、前記電子放出素子が、請求項28乃至33のいずれかに記載の製造方法により製造されることを特徴とする電子源の製造方法。

【請求項35】電子源と、画像形成部材とを有する画像 形成装置の製造方法であって、前記電子源が、請求項3 4に記載の製造方法により製造されることを特徴とする 画像形成装置の製造方法。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、電子を放出するための電子放出素子、および電子放出素子を具備する電子源、および電子源を用いて応用した画像形成装置に関し、テレビジョン放送の表示装置、テレビ会議システムやコンピューター等の表示装置の他、感光性ドラム等を用いて構成された光プリンターとしての画像形成装置に関する。さらには、電子放出素子の製造方法に関するものである。

[0002]

【従来の技術】近年、電子放出素子を利用した画像形成 装置の開発が進んでいる。

【0003】金属に対し10⁶V/cm以上の強電界をかけて金属表面から電子を放出させる電界放出型(FE型)電子放出素子が冷電子源の一つとして注目されている。

【0004】FE型の冷電子源が実用化されれば、薄型の自発光画像表示装置が可能となり、消費電力の低減、軽量化にも貢献する。

【0005】縦型FEの例としては図13に示すようにエミッター135が基板131から略鉛直方向に円錐あるいは四角錐の形状を呈すもの、例えばC. A. Spindt, "Physical Properties of thin-filmfield emission cathodes with molybdenium cones", J. Appl. Phys., 47,5248(1976)等に開示されたもの(以下スピント型)が知られている。

【0006】一方、横形FEの構造を図14に示す。なお、図中、141は基板、142はエミッター電極、143は絶縁層、144はゲート電極、145はエミッタ、146はアノード、147はアノードに照射される電子ビームの形状をあらわしている。先端が先鋭化されたエミッター145と、エミッター先端から電子を引き出すゲート電極144とが基板上に平行に配置され、ゲート電極144とエミッター電極142とが配置された基板141の上方にコレクタ(アノード電極)146が構成される(USP4728851, USP4904895など参照)。

【0007】また、繊維状カーボンを用いた電子放出素子の例としては、特開平8-115652号公報に示されるように、有機化合物ガスを用いて微細な触媒金属上

で熱分解を行い、繊維状カーボンを、微細な間隙に堆積させた構成が開示されている。

【0008】カーボンナノチューブに対する導電層としては、特開平11-194134号公報およびヨーロッパ特許EP0913508A2号公報にチタン(Ti),ジルコニウム(Zr),ニオブ(Nb),タンタル(Ta),モリブデン(Mo)の金属層が示されている。また特開平11-139815号公報では導伝性基体としてSiが示されている。

[0009]

【発明が解決しようとする課題】従来のFE型電子源を用いた画像形成装置では、電子源から蛍光体までの距離Hとアノード電圧Vaと素子の駆動電圧Vfに応じた電子ビームスポット(以下ビーム径と呼ぶ)が得られる。このビーム径はサブミリメートル程度であり、画像形成装置としては十分な解像度を持っているとされていた。【0010】しかしながら、画像表示装置においては、近年、より高精細な解像度が要求さされるようになってきた。

【0011】さらに、表示画素数の増大に伴い、駆動時には、電子放出素子の持つ素子容量に起因する消費電力が増大するため、素子容量の低減、駆動電圧の低減と電子放出素子の効率向上が望まれている。

【0012】上記のような従来技術の場合には、下記のような問題が生じていた。

【0013】前述のスピント型はゲートが基板と積層されて構成されることで、大きなゲート容量と多数のエミッターとの間に寄生容量が形成されていた。さらに駆動電圧が数十ポルトと高く、その構成上、容量性の消費電力が大きい欠点があった。また、陽極(アノード)でのビーム形状は広がってしまうという問題があった。

【0014】前述の横型FEでは、素子の持つ容量を低減できる利点はあるものの、エミッターとゲートとの距離が遠いために駆動に数百ボルトを必要とするため、駆動装置が大きくなる欠点があった。また、陽極(アノード)でのビーム形状は広がってしまうという問題があった。

【0015】上記スピント型および横型のFE型電子放出素子に対してビーム収束手段を設けることも考えられるが、作製方法の複雑さや、素子面積の増加、電子放出効率の低下等の問題がある。

【0016】本発明は上記の課題を解決するためになされたもので、その目的とするところは、素子容量および駆動電圧の低減と電子放出効率の向上を図るとともに、高精細なビームを得ることができる電子放出素子および電子源および画像形成装置および電子放出素子の製造方法を提供することにある。

[0017]

【課題を解決するための手段】上記目的を達成するため になされた本発明の電子放出案子は、炭素を主成分とす るファイバーと、Ti, Zr, NbもしくはAlの中から選択された材料の酸化物からなる層、またはTi, ZrもしくはNbの中から選択された材料の酸化物半導体からなる層とを有し、前配炭素を主成分とするファイバーが、前配層上に配置されており、そして前配炭素を主成分とするファイバーが、その一部にPdを有することを特徴とするものである。

【0018】また、上記目的を達成するためになされた本発明の電子放出素子は、基体表面に間隔を置いて配置された第1および第2の電極と、該第1の電極と電気的に接続した炭素を主成分とする複数のファイバーと、前記第1の電極よりも高い電位を前記第2の電極に印加する手段とを有しており、前記炭素を主成分とする複数のファイバーの先端の前記基体表面からの高さが、前記第2の電極表面の前記基体表面からの高さよりも高い位置に配置されおり、そして、前記第1の電極と前記炭素を主成分とする複数のファイバーとの間に、Ti, Zr, NbもしくはAlの中から選択された材料の酸化物からなる層、またはTi, Zr, Nbの中から選択された材料の酸化物半導体からなる層が配置されていることを特徴とするものである。

【0019】また、上記目的を達成するためになされた本発明の電子放出素子は、炭素を主成分とするファイバーと、Ti, Zr, NbもしくはAlの中から選択された材料の酸化物からなる層、またはTi, ZrもしくはNbの中から選択された材料の酸化物半導体からなる層とを有しており、前記炭素を主成分とするファイバーは、前記層上に配置されており、そして前記炭素を主成分とするファイバーは、積層された複数のグラフェンを有することを特徴とするものである。

【0020】また、上記目的を達成するためになされた本発明の炭素を主成分とするファイバーを有する電子放出素子の製造方法は、基板上にTi, Zr, NbもしくはA1の中から選択された材料の酸化物からなる層、またはTi, ZrもしくはNbの中から選択された材料の酸化物半導体からなる層を配置する工程と、前配層上にカーボンの成長を促進する触媒粒子を配置する工程と、前配触媒粒子が配置された前記基板を、炭素化合物を含む雰囲気中で加熱する工程とを有することを特徴とする。

【0021】また、本発明は、上記電子放出素子を用いた電子源ならびに画像形成装置にその特徴を有するものである。また、本発明は、上記電子放出素子の製造方法を用いた電子源ならびに画像形成装置の製造方法にその特徴を有するものである。

【0022】本発明によれば、炭素を主成分とするファイバーを、成長選択性を有する材料を含む層上に設けたことにより、炭素を主成分とするファイバーに安定した電気的接合を取ることが可能となると共に、簡易なプロセスで特性の優れた電子放出素子を形成することができ

る。

[0023]

【発明の実施の形態】以下に図面を参照して、この発明の好適な実施の形態を例示的に詳しく説明する。ただし、この実施の形態に記載されている構成部品の寸法、材質、形状、その相対配置などは、特に特定的な記載がない限りは、この発明の範囲をそれらのみに限定する趣旨のものではない。

【0024】本発明者は、触媒を用いて微小(数nmオーダー)な核(触媒粒子)を形成し、熱分解により上記 核から成長した繊維状カーボンと、安定な電気的接合を 形成する材料について、検討した。

【0025】その結果、繊維状カーボンが触媒を介して成長し、かつ電気的な結合が得られる材料としては、Ti, Zr, NbもしくはAlであって、その一部分(繊維状カーボンあるいは触媒と接する界面)が酸化したもの、またはTi, ZrもしくはNbの酸化物半導体が好適であることを見出した。

【0026】そして、また、詳細な検討の結果、Ti, Zr, NbもしくはAlの中から選ばれた材料の酸化物 上に触媒粒子(特にはPd)を配置した部材を用いることで、再現性よく、触媒粒子を配置した位置に繊維状カ ーボンを生成することができることを見出した。

【0027】また同時に、繊維状カーボンが成長しない、もしくは成長が遅い材料はTa, Cr, Au, Ag, Ptおよび触媒材料と同一種類の材料であることを見い出した。

【0028】これらの材料に対する繊維状カーボンの成長は、積層構成においても成り立つ。例えば、基板上にCrを全面に形成し、さらにCrの上に酸化チタンの微小領域を形成し、基板全面に酸化パラジウムを被覆した基板を用いると、繊維状カーボンが酸化チタンの上だけに選択成長した。

【0029】そこで、上述した、再現性よく、所望の位置に繊維状カーボンを形成する技術を用いた、本発明の 繊維状カーボンを用いた電子放出素子、電子源および画 像形成装置について以下に、従来例と比較しながら述べ る。

【0030】一般に、FE素子の動作電圧Vfは、ポアソン方程式によって導かれるエミッター先端部の電界と、その電界とエミッター部の仕事関数をパラメーターとしてFowler-Nordheimの式と呼ばれる関係式に従って求められる電子放出電流の電流密度によって決定される。

【0031】また、電子放出に必要な電界は、エミッター先端とゲート電極間の距離 d が小さいほど、またエミッター先端の半径 r が小さいほど得られる電界が大きくなる。

【0032】一方、陽極上で得られる電子ピームにおけるX方向の最大の大きさXd(例えば図13における円

形ピーム形状137の中心からの最大到達距離)は、単純な計算では、 $\sqrt{(Vf/Va)}$ に比例する形で表される

【0033】この関係から明らかなようにVfの増大は ビーム径の増大を招く。

【0034】また、この考察から、Vfを下げるためには極力距離d及び曲率rを小さくしなければならない。【0035】従来構成のビーム形状について図13,14を用いて説明する。なお、図中、共通の番号として131,141は基板、132,142はエミッター電極、133,143は絶縁層、135,145はエミッタ、136,146はアノード、137,147はアノードに照射される電子ビームの形状をあらわしている。【0036】前述したスピント型の場合は図13に示すように、エミッター135とゲート134間にVfを印加すると、エミッター135の突起先端の電界が高まり、電子がコーン状のエミッター先端近傍から真空中に取り出される。

【0037】エミッター135先端の電界は、エミッター135先端の形状に沿うように、ある有限の面積を持って形成されるため、取り出される電子はエミッター135先端の有限の面積から電位に対して、鉛直方向に引き出される。

【0038】この時、様々な角度を持つ電子が放出されるが、大きな角度成分を持つ電子はゲートの方向に引き出されることになる。円形のゲート134が形成されている場合には、アノード136上に得られる電子分布は、図に示すようにほぼ円形のビーム形状137となる。

【0039】つまり、得られるビームの形状は引き出す ゲートの形状及びエミッターとの距離に密接に関係して いる。

【0040】電子の引き出し方向をそろえた横型FE (図14)の場合には、エミッタ145とゲート144 との間に、基板141表面に実質的に平行な非常に強い電界(横方向電界)が生じ、その結果、エミッター145から放出された電子はゲート144上において、一部の電子149は真空中に取り出され残りの電子はゲート電極144に取り込まれる。

【0041】この図14に示す構成の場合には、アノード(アノード電極)146に向かう電界ベクトルの方向に対して、電子放出を行なう電界ベクトル(エミッター145からゲート144に向かう電界)が異なる方位を持つ。そのため、放出された電子がアノード146上で形成する電子分布(ビームスポット)が大きくなる。

【0042】ここで、さらに電子がエミッタ電極145 から引き出される電界(ここでは便宜的に、「横方向電界」と呼び、エミッター形状による電界の増強効果は無視する)とアノードに向かう電界(ここでは「縦方向電界」と呼ぶ)について考える。

【0043】尚、上記「横方向電界」は、図13および図14の構成において、「基板131(141)の表面と実質的に平行な方向における電界」と言う事も出来る。また、特に図14の構成においては「ゲート144とエミッタ145とが対向する方向における電界」とも言う事が出来る。

【0044】また、上記「縦方向電界」とは、図13および図14の構成において、「基板131(141)の表面と実質的に垂直な方向における電界」、あるいは「基板131(141)とアノード136(146)とが対向する方向における電界」と言う事も出来る。

【0045】前述したように、エミッター145から放出された電子は最初、横方向電界によって引き出され、ゲート144方向に向かった後に、縦方向電界によって引き上げられアノード146に到達する。

【0046】このとき横方向電界と縦方向電界の強度比 および電子放出点の相対位置が重要となる。

【0047】横方向電界が、縦方向電界と比較して桁が 異なる程度に強い場合には、エミッタから取り出された 電子のほとんどは、横方向電界によって形成される放射 状電位によって次第に軌道を曲げられ、ゲートに向かう 軌道をとる。ゲートに衝突した電子の一部は、散乱によって再び放出されるが、放出後、縦方向電界に捉えられ るまでは、何度も楕円に似た軌道を描いてゲート上を広 がりながら、同時に放出される電子の数を減じながら散 乱を繰り返す。そして、散乱した電子が、ゲート電位の 作る等電位線を越えると(これを「淀み点」と呼ぶこと がある)、ここで初めて縦方向電界によって引き上げら れるようになる。

【0048】横方向電界と縦方向電界が同程度の場合には、取り出された電子は、やはり放射状電位によって軌道が曲げられるものの、電界による束縛がゆるくなり、ゲート144に衝突することなしに縦方向電界に捉えられる電子軌道が出現する。

【0049】この横方向電界と縦方向電界が同程度の時、エミッター145からの電子の放出点位置を、ゲート144の属する平面からアノード146の属する平面側に次第に持ち上げる(図6参照)と、放出された電子は全くゲート144に衝突せずに、縦方向電界に捉えられる軌道を描くことが可能であることが分かった。

【0050】また、この電界比の検討を行った結果、ゲート電極144とエミッタ電極145の先端との間隔をd、素子を駆動したときの電位差(ゲート電極とエミック電極との電位差)をV1、陽極(アノード)と基板(素子)との距離をH、陽極(アノード)と陰極(エミッタ電極)との電位差をV2 とした時、横方向電界が縦方向電界の50倍以上大きくなると、取り出された電子がゲートに衝突する軌道が描かれることを見出した。

【0051】また、本発明者は、ゲート電極2上での散 乱を実質的に生じない高さs(ゲート電極2表面の一部 を含み、基板1表面と実質的に平行な平面と、電子放出 部材4の表面を含み、基板1表面と実質的に平行な平面 との距離で定義される(図6参照))が存在することを 見出した。上記高さ s は、縦方向電界と横方向電界との 比(縦方向電界強度/横方向電界強度)に依存し、縦一横方向電界比が低いほど、その高さが低く、横方向電界が大きいほど高さが必要である。

【0052】実用的な製造上の範囲としては、その高さ sは10nm以上10μm以下である。

【0053】図14に示した従来の構成では、ゲート144とエミッター(142,145)とが同一平面上に、同じ高さで構成されているだけでなく、横方向電界が縦方向電界と比較して一桁以上強いため、ゲートに衝突することに起因して、真空中に取り出される電子の量が減少する傾向が強かった。

【0054】さらに、従来の構成では横方向の電界強度を強めることを目的として、ゲート電極の厚さや幅、および、ゲート、エミッター、アノードの相対位置が決められていたため、アノードに得られる電子分布は広がっていた。

【0055】前述したように、アノード146に到達する電子の分布を小さくするには、1)駆動電圧(Vf)を下げる、2)電子の引き出し方向を揃える、3)電子の軌道、さらに、ゲートでの散乱がある場合には4)電子の散乱機構(特に弾性散乱)を考慮しなければならない。

【0056】そこで、本発明の繊維状カーボンを用いた 電子放出素子においては、アノード電極上に照射される 電子分布の微細化と、電子放出効率の向上(ゲート電極 に吸収される放出電子の低減)との両立を実現するもの である。

【0057】本発明の電子放出素子の構成について、以下に詳述する。

【0058】図1(a)は本発明の電子放出素子の一例を示す平面模式図である。図1(b)は図1(a)のA-A間断面図である。図6は本発明の電子放出素子の上方にアノード電極を配置した本発明の電子放出装置を駆動している時の様子を示す模式断面図である。

【0059】図1、図6において1は絶縁性の基板、2は引き出し電極(「ゲート電極」または「第2電極」とも言う)、3は陰極電極(「カソード電極」または「第1電極」とも言う)、4は陰極電極3上に配置された電子放出材料(「電子放出部材」あるいは「エミッター材料」とも言う)、5は繊維状カーボンを選択成長させるための層であり、前述した、Ti, Zr, NbもしくはA1の中から選ばれた材料の酸化物である。電子放出材料4を構成する繊維状カーボンと電極3とは電気的に接続される。

【0060】尚、繊維状カーボンを選択成長させるための層5を厚く形成しようとすると、層5は酸化物である

ので、繊維状カーボンと電極3との電気的接続性が低下する場合がある。そのため、繊維状カーボンと電極3との電気的接続を十分確保する場合には、少なくとも、繊維状カーボンを形成するため層5の表面を、Ti, Zr, NbもしくはAlの中から選ばれた材料の酸化物とし、残る部分を金属のままとすればよい。

【0061】本発明の電子放出装置においては、図1, 図6に示したように、電子放出部材4の表面を含み、基 板1表面と実質的に平行な平面が、ゲート電極2表面の 一部を含み、基板1表面と実質的に平行な平面よりも、 基板表面よりも離れた位置に配置される。換言すると、 本発明の電子放出装置においては、電子放出部材4の表 面の一部を含み、基板1表面に実質的に平行な平面が、 引き出し電極2の表面の一部を含み、前記基板表面に実 質的に平行な平面と、アノード電極61との間に配置さ れる。この様な構成とすることで、ゲート電極に吸い込 まれる電子の低減と、アノード電極上に照射される電子 ビームのスポット径の低減とを実現することができる。 【0062】また、さらには、本発明の電子放出素子に おいては、ゲート電極2上での散乱を実質的に生じない 高さs (ゲート電極2表面の一部を含み、基板1表面と 実質的に平行な平面と、電子放出部材4の表面を含み、 基板1表面と実質的に平行な平面との距離で定義され

【0063】上記高さsは、縦方向電界と横方向電界の比(縦方向電界強度/横方向電界強度)に依存し、縦方向電界と横方向電界比が低いほど、その高さが低く、横方向電界が大きいほど高さが必要であるが、実用的な範囲として、高さsは10nm以上10μm以下である。

る) に電子放出部材4が配置される。

【0064】そして、また、本発明の電子放出装置においては、図6に示した構成において、陰極電極3とゲート電極2との間隙の距離をd、電子放出素子を駆動したときの電位差(陰極電極3とゲート電極2間の電圧)をVf、アノード電極61と素子が配置された基板1表面との距離をH、アノード電極61と陰極電極3との電位差をVaとした時、駆動時の電界(横方向電界):E1=Vf/dは、アノードーカソード間の電界(縦方向電界):E2=Va/Hの1倍以上50倍以下に設定される。

【0065】このようにすることにより、陰極電極3側から放出された電子がゲート電極2に衝突する割合をほぼ無くすことができる。その結果、放出された電子ビームの広がりが極めて少なく、高効率な、電子放出素子および電子放出装置が得られる。

【0066】尚、本発明で言う「横方向電界」は、「基板1の表面と実質的に平行な方向における電界」と言う事が出来る。あるいは、また、「ゲート電極2とカソード電極3とが対向する方向における電界」とも言う事が出来る。また、本発明で言う「縦方向電界」とは、「基板1の表面と実質的に垂直な方向における電界」、ある

いは「基板1とアノード電極61とが対向する方向における電界」と言う事も出来る。

【0067】絶縁性の基板1としては、その表面を十分に洗浄した、石英ガラス,Na等の不純物含有量を減少させてKなどに一部置換したガラス,育板ガラスもしくはシリコン基板等にスパッタ法等により SiO_2 を積層した積層体、またはアルミナ等のセラミックスの絶縁性基板が挙げられる。

【0068】引き出し電極2および陰極電極3は導電性を有しており、蒸着法,スパッタ法等の一般的真空成膜技術またはフォトリソグラフィー技術により形成される。素子電極の材料は、例えば、炭素,金属,金属の窒化物,金属の炭化物,金属のホウ化物,半導体,半導体の金属化合物から適宜選択され、好ましくは炭素,金属,金属の窒化物または金属の炭化物の耐熱性材料が望ましい。素子電極の厚さは数十nmから数十μmの範囲で設定される。

【0069】なお、この電極の厚さが薄いために電位降下などが心配される時、あるいはマトリクス配列でこの素子を用いる場合は、必要に応じて低抵抗の配線用金属材料を用いてもよい。ただし、電子放出に関与しない部分に限られる。

【0070】また、ここでは、陰極電極3と、繊維状カーボンを選択成長させるための層5とを別部材で形成した例を示したが、例えば、Ti, Zr, NbもしくはA1の中から選ばれた材料の電極で陰極電極3を構成し、その表面を酸化することで繊維状カーボンを選択成長させるための層5を構成する場合もある。

【0071】本発明の電子放出素子においては、エミッター(電子放出部材)4として、繊維状カーボンから構成される。尚、本発明における「繊維状カーボン」とは、「炭素を主成分とする柱状物質」あるいは、「炭素を主成分とするのまた、「繊維状カーボン」とは、「炭素を主成分とするファイバー」ということもできる。そして、また、本発明における「繊維状カーボン」とは、より具体的には、カーボンナノチューブ、グラファイトナノファイバー、アモルファスカーボンファイバーを含む。そして、中でも、グラファイトナノファイバーが電子放出部材4として最も好ましい。

【0072】引き出し電極2と陰極電極3の間隔および 駆動電圧については、前述したとおり、用いる陰極材料 の電子放出電界(横方向電界)と画像形成に必要な縦方 向電界との電界を比較した時に、電子放出電界が縦方向 電界よりも1倍から50倍程度の値になるように散計す ることが好ましい。

【0073】陽極(アノード電極)上に蛍光体などの発 光体を配置する場合は、必要な縦方向電界は10⁻¹V/ μm以上10V/μm以下の範囲が好ましい。例えば、 陽極(アノード電極)と陰極電極との間隔を2mmと し、その間隔に10k V を印加する場合、この時の縦方向電界は5 V $/ \mu$ mとなる。この場合、用いるベきエミッター材料(電子放出部材) 4 の電子放出電界は5 V $/ \mu$ mよりも大きな電子放出電界を持つ材料であり、選択した電子放出電界に相当するように、その間隔と、駆動電圧を決めればよい。

【0074】このような数 V/μ mの閾値電界を持つ材料として、上述の繊維状カーボンが好適となる。

【0075】図11,図12に本発明に好適な繊維状カーボンの形態の一例を示す。各図では一番左側に光学顕微鏡レベル(~1000倍)で見える形態、中央は走査電子顕微鏡(SEM)レベル(~3万倍)で見える形態、右側は透過電子顕微鏡(TEM)レベル(~100万倍)で見えるカーボンの形態を模式的に示している。

【0076】図11に示すようにグラフェンが円筒形状 (円筒形が多重構造になっているものはマルチウォール ナノチューブと呼ばれる)の形態をとるものはカーボン ナノチューブと呼ばれ、特にチューブ先端を開放させた 構造の時に、最もその閾値が下がる。

【0077】あるいは、比較的低温で生成される繊維状カーボンを図12に示す。この形態の繊維状カーボンは、グラフェンの積層体(このため「グラファイトナノファイバー」と呼ばれることがあるが、温度によりアモルファス構造の割合が増加する)で構成されている。より具体的には、グラファイトナノファイバーは、その長手方向(ファイバーの軸方向)にグラフェンが積層されたファイバー状の物質を指す。換言すると、図12に示す様に、グラフェンがファイバーの軸に対して非平行に配置されたファイバー状の物質である。

【0078】一方のカーボンナノチューブは、その長手方向(ファイバーの軸方向)を囲むよう(円筒形状)にグラフェンが配置されているファイバー状の物質である。換言すると、グラフェンがファイバーの軸に対して実質的に平行に配置されるファイバー状の物質である。

【0079】尚、グラファイトの1枚面を「グラフェン」あるいが「グラフェンシート」と呼ぶ。より具体的には、グラファイトは、炭素原子がsp²混成により共有結合でできた正六角形を敷き詰める様に配置された炭素平面が、3.354Å(0.3354nm)の距離を保って積層してできたものである。この一枚一枚の炭素平面を「グラフェン」あるいは「グラフェンシート」と呼ぶ。

【0080】 いずれの繊維状カーボンも電子放出の閾値 $が1\sim10V/\mu$ m程度であり、本発明のエミッター (電子放出部材) 4の材料として非常に好適である。

【0081】特に、グラファイトナノファイバーを用いた電子放出素子では、図1などに示した本発明の素子構造に限らず、低電界で電子放出を起こすことができ、大きな放出電流を得ることができ、簡易に製造ができ、安定な電子放出特性をもつ電子放出素子を得ることが出来

る。例えば、グラファイトナノファイバーをエミッタとし、このエミッタからの電子放出を制御する電極を用意することで電子放出素子とすることができ、さらに、グラファイトナノファイバーから放出された電子の照射により発光する発光体を用いればランプなどの発光装置を形成することができる。また、さらには、上記グラファイトナノファイバーを用いた電子放出素子を複数配列すると共に、蛍光体などの発光体を有するアノード電極を用意することでディスプレイなどの画像表示装置をも構成することができる。グラファイトナノファイバーを用いた電子放出装置や発光装置や画像表示装置においては、内部を従来の電子放出素子のように超高真空に保持しなくても安定な電子放出をすることができ、また、低電界で高い電子放出量を確保できるため、信頼性の高い装置を非常に簡易に製造することができる。

【0082】上記した繊維状カーボンは、触媒(炭素の 堆積を促進する材料)を用いて炭化水素ガスを分解して 形成することができる。カーボンナノチューブとグラフ アイトナノファイバーは触媒の種類、及び分解の温度に よって異なる。

【0083】前記触媒材料としてはFe, Co, Pd, Niもしくはこれらの中から選択された材料の合金が繊維状カーボン形成用の核として用いることが出来る。

【0084】特に、Pdにおいては低温(400℃以上の温度)でグラファイトナノファイバーを生成することが可能である。一方、FeまたはCoを触媒として用いた場合、カーボンナノチューブの生成温度は800℃以上必要である。Pdを用いてのグラファイトナノファイバー材料の作成は、低温で可能なため、他の部材への影響や、製造コストの観点からも好ましい。

【0085】さらにPdにおいては、酸化物が水素により低温(室温)で還元される特性を用いて、核形成材料として酸化パラジウムを用いることが可能である。

【0086】酸化パラジウムの水素還元処理を行うと、一般的な核形成技法として従来から使用されている金属薄膜の熱凝集や、爆発の危険を伴う超微粒子の生成と蒸着を用いずとも、比較的低温(200℃以下)で初期凝集核の形成が可能となった。

【0087】前述の炭化水素ガスとしては、例えば、エチレン、メタン、プロパン、プロピレンなどの炭化水素ガス、あるいはエタノールやアセトンなどの有機溶剤の蒸気を用いることができる。

【0088】尚、繊維状カーボンの原料としては、前述の炭化水素ガスだけでなく、CO, CO₂などの原料も用いることが出来る。

【0089】図1、図6に示した、層5の材料としては、前述したように、繊維状カーボンの成長選択性を有するTi, Zr, NbもしくはAlの中から選ばれた材料の酸化物、またはTi, ZrもしくはNbの中から選ばれた材料の酸化物半導体を用いる。

【0090】上記Ti, Zr, Nbの化学量論的な酸化物は絶縁体であるが、弱い酸化あるいは低級の酸化物は、内部に多くの欠陥を保有し、酸素欠損型等の半導体を形成する。

【0091】ただし、A1は導電性を有する酸化膜は形成されない。このためA1の酸化物を用いる場合には、A1の表面に形成される酸化膜層の厚さを薄くすることで、電子が絶縁層をトンネリングする導電機構を用いて繊維状カーボンと陰極電極3との電気的接続を確保する必要がある。

【0092】本実施の形態では、Ti, Zr, NbまたはA1の中から選ばれた材料の酸化物の上にPdを300℃程度の温度で数十分程度焼成して酸化パラジウムを形成した。このときTi, Zr, NbまたはA1も酸化するが、この程度の焼成温度と時間では、最初に堆積した層5の厚さにもよるが、層5全体が酸化せず、その表面だけが酸化する。さらに、前述したように半導体的な性質もあることから、結果、上記のように形成した層5には導電性を確保することができる。

【0093】また、Pdなどの触媒粒子が形成される層5の表面を上述した酸化物で構成することで、繊維状カーボンを成長させる際の、層5の材料と触媒粒子との反応を抑制することができる。その結果、安定に、且つ高密度に繊維状カーボンを成長させることができる。

【0094】これにより、図1に示すように、層5上に 複数の繊維状カーボンが成長し、電子放出部材(エミッ ター) 4が形成される。

【0095】本発明の電子放出素子、電子放出装置、画像形成装置においては、電子放出の関与に係わらず、エミッター(電子放出部材)4の存在する領域を以後「エミッター領域」と呼ぶ。

【0096】「エミッター領域」における電子放出点の 位置(電子放出部位)とその動作について図6,7を用 いて説明する。

【0097】陰極電極3と引き出し電極2との間隔を数μmに設定した本発明の電子放出素子を、図6に示すような真空装置60に設置し、真空排気装置65によって10⁻⁴ Pa程度に到達するまで十分に排気した、図6に示したように基板1の表面から数ミリの高さHの位置に陽極(アノード電極)61の表面が位置するように設け、陰極電極3および引き出し電極よりも数キロボルト高い電位(電圧Va)を電圧源(「第2の電圧印加手段」または「第2の電位印加手段」)を用いて、陽極61に印加した。ここでは、電圧Vaを陰極電極3と陽極61との間に印加したが、陽極に印加する電圧はグランド電位を基準としても良い。尚、基板1の表面と陽極61の表面は実質的に平行になるように配置される。

【0098】素子には、図示しない電源(「第1の電圧 印加手段」または「第1の電位印加手段」)により駆動 電圧Vfとして数十V程度からなる電圧を陰極電極3と 引き出し電極2との間に印加し、電極2、3間に流れる 素子電流 Ifと、アノード電極に流れる電子放出電流 Ieを計測した。

【0099】この時、等電位線63は図6のように形成され(基板1表面に実質的に平行に電界(電界の向き)が形成され)、最も電界の集中する点は符号64で示される電子放出部材4の最もアノード電極寄り、且つギャップに面する場所と想像される。この電界集中点近傍に位置する電子放出材料の中で最も電界集中する場所から電子が主に放出されると考えられる。素子のIe特性は図7に示すような特性であった。すなわち印加電圧の約半分からIeが急激に立ち上がり、不図示のIfはIeの特性に類似していたが、その値はIeと比較して十分に小さな値であった。

【0100】次に、図8を参照しながら、上述した原理に基づく電子放出案子を複数個配列して構成した電子源および画像形成装置について説明する。図8において、81は電子源基体、82はX方向配線、83はY方向配線である。84は電子放出案子、85は結線である。

【0101】 X方向配線82はDx1, Dx2, ・・・, Dxmのm本の配線からなり、真空蒸着法, 印刷法, スパッタ法等を用いて形成された導電性金属等で構成することができる。配線の材料, 膜厚, 巾は適宜設計される。

【 0 1 0 2 】 Y 方向配線 8 3 は D y 1 , D y 2 , ・・・ , D y n の n 本の配線よりなり、 X 方向配線 8 2 と同様に形成される。

【0103】これらm本のX方向配線82とn本のY方向配線83との間には、不図示の層間絶縁層が設けられており、両者を電気的に分離している(m, nは共に正の整数)。

【0104】不図示の層間絶縁層は、真空蒸着法,印刷法,スパッタ法等を用いて形成された SiO_2 等で構成される。例えば、X方向配線82を形成した電子源基体81の全面あるいは一部に所定の形状で形成され、特に、X方向配線82とY方向配線83の交差部の電位差に耐え得るように膜厚,材料,製法が適宜散定される。X方向配線82とY方向配線83はそれぞれ外部端子として引き出されている。

【0105】電子放出素子84を構成する一対の電極 (不図示)は、m本のX方向配線82とn本のY方向配 線83と導電性金属等からなる結線85によって電気的 に接続されている。

【0106】 X方向配線82とY方向配線83を構成する材料、結線85を構成する材料及び一対の素子電極を構成する材料は、その構成元素の一部あるいは全部が同一であっても、またそれぞれ異なってもよい。これら材料は、例えば前述の素子電極の材料より適宜選択される。素子電極を構成する材料と配線材料が同一である場合には、素子電極に接続した配線は素子電極ということ

もできる。

【0107】 X方向配線82には、X方向に配列した電子放出素子84の行を選択するための走査信号を印加する不図示の走査信号印加手段が接続される。一方、Y方向配線83には、Y方向に配列した電子放出素子84の各列を入力信号に応じて変調するための不図示の変調信号発生手段が接続される。各電子放出素子に印加される駆動電圧は、当該素子に印加される走査信号と変調信号の差電圧として供給される。

【0108】上記構成においては、単純なマトリクス配線を用いて、個別の素子を選択し、独立に駆動可能とすることができる。

【0109】このような単純マトリクス配置の電子源を 用いて構成した画像形成装置について、図9を用いて説 明する。図9は、画像形成装置の表示パネルの一例を示 す模式図である。

【0110】図9において、81は電子放出素子を複数配した電子源基体、91は電子源基体81を固定したリアプレート、96はガラス基体93の内面に蛍光膜94とメタルバック95等が形成されたフェースプレートである。92は、支持枠であり該支持枠92には、リアプレート91、フェースプレート96がフリットガラス等を用いて接続されている。外囲器97は、例えば大気中、真空中あるいは、窒素中で、400~500度の温度範囲で10分以上焼成することで、封着して構成される。

【0111】外囲器97は、上述のごとく、フェースプレート96,支持枠92,リアプレート91で構成される。リアプレート91は主に電子源基体81の強度を補強する目的で設けられるため、電子源基体81自体で十分な強度を持つ場合は別体のリアプレート91は不要とすることができる。すなわち、電子源基体81に直接支持枠92を封着し、フェースプレート96、支持枠92及び電子源基体81で外囲器97を構成しても良い。一方、フェースプレート96とリアプレート91の間に、スペーサーとよばれる不図示の支持体を設置することにより、大気圧に対して十分な強度をもつ外囲器97を構成することもできる。

[0112]

【実施例】以下、本発明を実施例を用いてより詳細に説明する。

【0113】(第1実施例)図1(a)は本発明の第1 実施例に係る電子放出素子を素子上部から見た模式図で あって、図1(b)は図1(a)のA-A間断面図であ る。

【0114】図1において1は絶縁性の基板、2は引き 出し電極、3は陰極電極、4は電子放出部材、5は繊維 状カーボンが成長する層を示している。

【0115】以下に、図5を用いて本実施例の電子放出 素子の製造工程を詳細に説明する。 【0116】 (工程1) 基板1に石英基板を用い、十分 洗浄を行った後、スパッタ法により厚さ5 n mのT i (不図示) 及び厚さ30 n mのP t を連続的に蒸着を行 なう。

【0117】次に、フォトリソグラフィー工程で、ポジ型フォトレジスト (A21500/クラリアント社製)を用いてレジストパターンを形成する。

【0118】次に、パターニングした前記フォトレジストをマスクとし、Arガスを用いてPt層およびTi層のドライエッチングを行い、電極ギャップ間(間隔)が 5μ mからなる引き出し電極2および陰極電極3を形成する(図5(a))。

【0119】 (工程2) 次に、基板1全体にCrをEB 蒸着にて約100nmの厚さに堆積する。

【0120】次に、フォトリソグラフィー工程で、ポジ型フォトレジスト (AZ1500/クラリアント社製)を用いてレジストパターンを形成する。

【0121】次に、パターニングした前記フォトレジストをマスクとし、電子放出材料を被覆すべき領域(100μm角)を陰極電極3上に形成し、開口部のCrを硝酸セリウム系のエッチング液で取り除く。

【0122】次に、スパッタ法にてTiを厚さ50nm の厚さに蒸着する。

【0123】次に、不要なTiとレジストを同時に剥離する(リフトオフ法) (図5(b))。

【0124】(工程3)Pd錯体にイソプロピルアルコール等を加えた錯体溶液を、スピンコートにて基板全体に塗布する。

【0125】 塗布後、大気中300℃で熱処理を行い、酸化パラジウム51を約10nmの厚さに形成した後、残る全てのCrを硝酸セリウム系のエッチング液にて取り除く。

【0126】この時、下地のTi 層5 の表面が酸化されているが、層5 のシート抵抗は $1 \times 10^2 \Omega$ /口となり、導電性は確保されている(図5 (c))。

【0127】(工程4)大気を排気後、基板1を200 $^{\circ}$ に加熱し、窒素で希釈した2%水素気流中で熱処理を行う。この段階で素子表面には粒子の直径が約3~10 $^{\circ}$ n $^{\circ}$ mの粒子52 が形成される。この時の粒子の密度は約10 $^{\circ}$ 10 $^{\circ}$ 2 $^{\circ}$ 2 見積も5れる(図5 (d))。

【0128】(工程5)続いて、窒素希釈した0.1% エチレン気流中で500℃、10分間加熱処理して繊維 状カーボンを形成する。

【0129】上記製造工程により得られた電子放出素子を走査電子顕微鏡で観察すると、Pd塗布領域に直径10nm~25nm程度で、屈曲しながら繊維状に伸びた多数の繊維状カーボンが形成されているのがわかった。このとき繊維状カーボンの厚さは約500nmとなっていた(図5(e))。

【0130】尚、図中、触媒粒子は導伝性材料と接する 位置に描かれているが、繊維状カーボンの先端あるいは 繊維の中間位置に存在することもあった。

【0131】本素子の電子放出効率を検証すべく、本素子を図6に示すような真空装置60に設置し、真空排気装置65によって 2×10^{-5} Paに到達するまで十分に排気した。そして、素子からH=2 mm離れた陽極(アノード)61に、陽極(アノード)電圧としてVa=10kVを印加し、さらに、素子には駆動電圧Vf=20Vからなるパルス電圧を印加して、このときに流れる素子電流 If と電子放出電流 If eを計測した。

【0132】素子のI e 特性は図7に示すような特性を示した。具体的には、印加電圧の約半分からI e が急激に増加し、V f が15 V のときに約1 μ Aの電子放出電流 I e が測定された。一方I f (不図示)はI e の特性に類似していたが、その値はI e と比較して一桁以上小さな値であった。

【0133】以上述べたように、本実施例では陰極電極 3の上に繊維状カーボンの成長選択性を有する層5を設 けたことで、繊維状カーボンを所定の位置に一定の高い 密度で成長させることが可能となった。

【0134】また、層5を繊維状カーボンと電極3との 電気的接続層として用いたことにより、繊維状カーボン と電極3との間に安定した電気的接合を確保でき、安定 に電子放出させることが可能となった。

【0135】本実施例では、層5の材料として、Tiの一部分が酸化したものまたはTiの酸化物半導体を用いたが、TiのかわりにZr, NbまたはAlを用いてもよい。また、これら以外であっても、繊維状カーボンの成長選択性を有する材料であれば好適に利用できる。

【0136】本実施例では、工程1で陰極電極3を形成した後、陰極電極3の上に層5を積層したが、陰極電極3と層5を同一の材料で一度に形成してもよい。このときの材料として上述の繊維状カーボンの成長選択性を有する材料を用いることで、より簡易なプロセスで電子放出素子を作ることができる。

【0137】本実施例の電子放出素子で得られたビームはY方向に細長く、X方向に短い、略矩形形状であった。

【0138】駆動電圧Vfを15V、アノード間距離Hを2mmに固定し、アノード電圧Vaを5kV, 10k $V、ギャップを1<math>\mu$ m, 5 μ mにした時のビーム幅を測定したところ表1のようになった。

[0139]

【表1】

| | V a = 5 k V | | V a = 1 0 k V | | |
|-------------|-------------|-------|---------------|---------|--|
| ギャップ: 1 μ m | X方向 | 60μm | X方向 | 30 µ m | |
| | Y方向 | 170μm | Y方向 | 150 μ m | |
| ギャップ: 5 μ m | X方向 | 93μm | X方向 | 72μm | |
| | Y方向 | 170μm | Y方向 | 150μm | |

【0140】なお、駆動に必要な電界は繊維状カーボンの成長条件を変えることで変化させることが可能であった。特に酸化パラジウムを還元処理してできるPdの平均粒径が、その後の成長でできる繊維状カーボンの直径と関連している。Pdの平均直径は塗布するPd錯体のPd濃度とスピンコートの回転数で制御することが可能であった。

【0141】この素子の繊維状カーボンを透過電顕で観察したところ、グラフェンが図12の右に示すように、繊維状カーボンの軸方向に沿って積層された構造であった。グラフェンの積層間隔(乙軸方向)は温度が低い500℃程度では不鮮明であり、その間隔が0.4nmであったが、温度が高くなればなるほど、格子間隔が鮮明となり、700℃では0.34nmとなりグラファイト0.335nmに近い値となった。

【0142】 (第2実施例) 図2には、第2実施例が示されている。

【0143】本実施例では陰極電極3bの厚さを500 nm、引き出し電極2の厚さを30nmに形成した以外 は第1実施例と同様にして電子放出素子の作製を行い、 If, Ieの計測を行った。 【0144】その他の構成および作用については第1実施例と同一なので、同一の構成部分については同一の符号を付して、その説明は省略する。

【0145】本実施例の素子構成では、陰極電極3bを厚くすることで、電子放出位置を引き出し電極2から見て、確実に高い位置(アノード側)にすることが出来た。

【0146】この構成によって、電子がゲートに衝突する軌道が減少し、効率の低下や、ビーム径の増大を招く 現象を防ぐことができた。

【0147】この結果、本素子構成においても、Vfが 20Vでは約 1μ Aの電子放出電流 Ieが測定された。一方 If は Ie の特性に類似していたが、その値は Ie と比較して二桁小さな値であった。

【0148】なお、この時のピーム径も表1と略同じであった。

【0149】 (第3実施例) 図3には、第3実施例が示されている。

【0150】上記実施例では、層5と電子放出部材4を 陰極電極3上に形成したが、本実施例では、層5cおよ び電子放出部材4cが、陰極電極3とゲート電極2との ギャップ (間隙) 部と、陰極電極3上にまたがるように 形成した。

【0151】第1実施例の工程2において、レジストパターンを形成する位置を変える以外は、第1実施例と同じ工程により形成することができるので、同一の部分については説明を省略する。

【0152】なお、本実施例では、電子放出部材4cと引き出し電極2の離間幅が狭くなるように、陰極電極3とゲート電極2間のギャップ部のほぼ中間位置(ギャップ間距離の約半分)まで層5cおよび電子放出部材4cを延設した。

【0153】本素子では第1実施例と比較してギャップ 間距離が小さい分、電界が約2倍程度強い。このため駆 動の電圧は8V程度まで低下させることが可能となっ た。

【0154】また層5を繊維状カーボンの電気的接続層として用いたことによりギャップ内の繊維状カーボンから安定に電子放出させることが可能となった。

【0155】 (第4実施例) 図4には、第4実施例が示されている。

【0156】本実施例では、第1実施例で述べた工程1 と2を以下に示すように変更した。

【0157】(工程1)基板1に石英基板を用い、十分 洗浄を行った後、スパッタ法により、陰極電極3dとし て厚さ5nmのTi及び厚さ30nmのPtを、さら に、繊維状カーボン成長可能な層5dとして厚さ100 nmのTiを、連続的に蒸着を行う。

【0158】次に、フォトリソグラフィー工程で、ポジ型フォトレジスト (A21500/クラリアント社製)を用いてレジストパターンを形成する。

【0159】次に、パターニングした前記フォトレジストをマスクとして、CF4によりTi層(層5d)のドライエッチングを行い、続いて、Pt, Ti層(陰極電極3d)をArにてドライエッチングを行って陰極電極3dを形成する。

【0160】次に、陰極電極3dをマスクとして用い、フッ酸とフッ化アンモニウムからなる混酸を用いて、約500nmの深さ、石英基板をエッチングする。

【0161】続いて、引き出し電極2dとして再びスパッタ法により厚さ5nmのTi及び厚さ30nmのPtを連続的に蒸着を行う。陰極電極3dのフォトレジストを剥離後、再びポジ型フォトレジスト(A21500/クラリアント社製)を用いて引き出し電極形状を形成するためのレジストパターンを形成する。

【0162】次に、パターニングした前記フォトレジストをマスクとしてPt層、Ti層をArを用いてドライエッチングを行い、電極間に形成された段差がギャップとして作用するように引き出し電極2を形成する。

【0163】この工程以降は、第1実施例とほぼ同一の工程である。

【0164】ただし、本実施例では、繊維状カーボンの成長用触媒材料としてNiを用いた。このとき、レジストパターンを導電層5d上に形成して、直進性のよい抵抗加熱蒸着でNi粒子を約5nmの厚さに形成し、その後酸化処理を350℃で30分行うとよい。

【0165】本実施例では、基板1dに段差を設けて両電極に高低差をつけた構成にしたので、より微細なギャップを作ることが可能となり、約6V程度から電子放出させることが出来るようになった。

【0166】また陰極材料4dの高さ(膜厚)が厚いことに起因して、膜の上部からだけでなく中間位置から電子が出ることで、引き出し電極2dに電子が衝突し、効率の低下や、ビーム径の増大を防ぐことが出来た。

【0167】(第5実施例)本発明の実施の形態に係る電子放出素子を複数配列して構成される画像形成装置について、図8,9,10を用いて説明する。図8において、81は電子源基体、82はX方向配線、83はY方向配線である。84は電子放出素子、85は結線である。

【0168】電子放出素子84を複数配置したことに伴い素子の容量が増大すると、図8に示すマトリクス配線においては、パルス幅変調に伴う短いパルスを加えても容量成分により波形がなまり、期待した階調が取れないなどの問題が生じる。このため本実施例では電子放出部のすぐ脇に層間絶縁層を配し、電子放出部以外での容量性分の増加を低減する構造を採用した。

【0169】図8において、X方向配線82はDx1, Dx2, · · · · , Dxmのm本の配線からなり、蒸着等にて形成された厚さ約1 μ m、幅300 μ mのアルミニウム系配線材料で構成されている。配線の材料,膜厚,巾は適宜設計される。

【0170】Y方向配線83は厚さ0.5 μ m、幅100 μ mのDy1,Dy2,・・・,Dynのn本の配線よりなり、X方向配線82と同様に形成される。

【0171】これらm本のX方向配線82とn本のY方向配線83との間には、不図示の層間絶縁層が設けられており、両者を電気的に分離している(m, nは共に正の整数)。

【0172】不図示の層間絶縁層は、スパッタ法等を用いて厚さ約 0.8μ mに形成した SiO_2 からなり、X方向配線82を形成した電子源基体81の全面あるいは一部に所定の形状で形成され、特に、X方向配線82とY方向配線83の交差部の電位差に耐え得るように膜厚を決定する。本実施例では1素子当たりの素子容量が1pF以下、素子耐圧が30Vになるように層間絶縁層の厚さを決定した。

【0173】X方向配線82とY方向配線83はそれぞれ外部端子として引き出されている。

【0174】電子放出素子84を構成する一対の電極 (不図示) は、m本のX方向配線82とn本のY方向配 線83と導電性金属等からなる結線85によって電気的 に接続されている。

【0175】 X方向配線82には、X方向に配列した電子放出素子84の行を選択するための走査信号を印加する不図示の走査信号印加手段が接続される。一方、Y方向配線83には、Y方向に配列した電子放出素子84の各列を入力信号に応じて変調するための不図示の変調信号発生手段が接続される。各電子放出素子に印加される駆動電圧は、当該素子に印加される走査信号と変調信号の差電圧として供給される。

【0176】本実施例においてはY方向配線83は高電位、X方向配線82は低電位になるように接続した。このように接続することで、ビームの収束効果が得られた。

【0177】上記構成においては、単純なマトリクス配線を用いて、個別の素子を選択し、独立に駆動可能とすることができる。

【0178】このような単純マトリクス配置の電子源を 用いて構成した画像形成装置について、図9を用いて説 明する。

【0179】図9は、ガラス基板材料としてソーダライムガラスを用いた画像形成装置の表示パネルの概略斜視 図である。

【0180】図9において、81は電子放出素子を複数配した電子源基体、91は電子源基体81を固定したリアプレート、96はガラス基体93の内面に蛍光膜94とメタルバック95等が形成されたフェースプレートである。92は、支持枠であり該支持枠92には、リアプレート91、フェースプレート96がフリットガラス等を用いて接続されている。97は外囲器であり、真空中で、450℃の温度範囲で10分焼成することで、封着して構成される。

【0181】外囲器97は、上述のごとく、フェースプレート96,支持枠92,リアプレート91で構成される。そして、フェースプレート96とリアプレート91の間に、スペーサーとよばれる不図示の支持体を設置することにより、大気圧に対して十分な強度をもつ外囲器97を構成した。

【0182】メタルバック95は、蛍光膜94作製後、 蛍光膜94の内面側表面の平滑化処理(通常、「フィル ミング」と呼ばれる。)を行い、その後A1を真空蒸着 等を用いて堆積させることで作られた。

【0183】フェースプレート96には、更に蛍光膜94の導電性を高めるため、蛍光膜94の外面側に透明電極(不図示)を設けた。

【0184】前述の封着を行う際には、カラーの場合は 各色蛍光体と電子放出素子とを対応させる必要があり、 十分な位置合わせが不可欠となる。

【0185】本実施例では電子源からの電子放出はゲート電極側に出射されるので、10kVのアノード電圧、

アノード間距離 2 mmの時は、 $2 0 0 \mu m$ だけゲート側に偏移させて蛍光体を配置した。

【0186】図10は本実施例の画像形成装置の回路構成を示す模式図である。

【0187】走査回路102は、内部にM個のスイッチング素子(図中、S1~Smで模式的に示している。)を備えたものである。各スイッチング素子は、直流電圧源Vxの出力電圧もしくは0V(グランドレベル)のいずれか一方を選択し、表示パネル101の端子Dox1~Doxmと電気的に接続される。

【0188】S1~Smの各スイッチング素子は、制御回路103が出力する制御信号T_{SCAN}に基づいて動作するものであり、例えばFETのようなスイッチング素子を組み合わせることにより構成することができる。

【0189】直流電圧源Vxは電子放出素子の特性(電子放出しきい値電圧)に基づき、走査されていない素子に印加される駆動電圧が電子放出しきい値電圧以下となるような一定電圧を出力するよう設定されている。

【0190】制御回路103は、外部より入力する画像信号に基づいて適切な表示が行なわれるように各部の動作を整合させる機能を有する。制御回路103は、同期信号分離回路106より送られる同期信号T_{SYNC}に基づいて、各部に対してT_{SCAN}, T_{SFT}およびT_{MRY}の各制御信号を発生する。

【0191】同期信号分離回路106は、外部から入力されるNTSC方式のテレビ信号から同期信号成分と輝度信号成分とを分離するための回路で、一般的な周波数分離(フィルター)回路等を用いて構成できる。同期信号分離回路106により分離された同期信号は、垂直同期信号と水平同期信号より成るが、ここでは説明の便宜上T_{SYNC}信号として図示した。前記テレビ信号から分離された画像の輝度信号成分は便宜上DATA信号と表した。該DATA信号はシフトレジスタ104に入力される。

【0192】シフトレジスタ104は、時系列的にシリアルに入力される前記DATA信号を、画像の1ライン毎にシリアル/パラレル変換するためのもので、前記制御回路103より送られる制御信号T_{SFT}に基づいて動作する(すなわち、制御信号T_{SFT}はシフトレジスタ104のシフトクロックであるということもできる。)。シリアル/パラレル変換された画像1ライン分(電子放出素子N素子分の駆動データに相当)のデータは、Id1~IdnのN個の並列信号として前記シフトレジスタ104より出力される。

【0193】ラインメモリ105は、画像1ライン分のデータを必要時間の間だけ記憶するための記憶装置であり、制御回路103より送られる制御信号 T_{MRY} に従って適宜 $Id1\sim Idn$ の内容を記憶する。記憶された内容は、 $Id'1\sim Id'n$ として出力され、変調信号発生器107に入力される。

【0194】変調信号発生器107は、画像データId'1~Id'nの各々に応じて電子放出素子の各々を適切に駆動変調する為の信号源であり、その出力信号は、端子Doy1~Doynを通じて表示パネル101内の電子放出案子に印加される。

【0195】前述したように、本発明の実施の形態に係る電子放出素子は放出電流 I e に対して以下の基本特性を有している。

【0196】すなわち、電子放出には明確なしきい値電 圧Vthがあり、Vth以上の電圧を印加された時のみ 電子放出が生じる。電子放出しきい値以上の電圧に対し ては、素子への印加電圧の変化に応じて放出電流も変化 する。

【0197】このことから、本素子にパルス状の電圧を 印加する場合、例えば電子放出しきい値以下の電圧を印 加しても電子放出は生じないが、電子放出しきい値以上 の電圧を印加する場合には電子ビームが出力される。

【0198】その際、パルスの波高値Vmを変化させる 事により出力電子ビームの強度を制御することが可能で ある。また、パルスの幅Pwを変化させることにより出 力される電子ビームの電荷の総量を制御する事が可能で ある。

【0199】従って、入力信号に応じて、電子放出素子を変調する方式としては、電圧変調方式、パルス幅変調方式等が採用できる。

【0200】電圧変調方式を実施するに際しては、変調 信号発生器107として、一定長さの電圧パルスを発生 し、入力されるデータに応じて適宜パルスの波高値を変 調するような電圧変調方式の回路を用いることができ る。

【0201】また、パルス幅変調方式を実施するに際しては、変調信号発生器107として、一定の波高値の電圧パルスを発生し、入力されるデータに応じて適宜電圧パルスの幅を変調するようなパルス幅変調方式の回路を用いることができる。

【0202】シフトレジスタ104やラインメモリ10 5は、デジタル信号式を用いた。

【0203】本実施例では、変調信号発生器107には、例えばD/A変換回路を用い、必要に応じて増幅回路などを付加する。パルス幅変調方式の場合、変調信号発生器107には、例えば高速の発振器および発振器の出力する波数を計数する計数器(カウンタ)及び計数器の出力値と前記メモリの出力値を比較する比較器(コンパレータ)を組み合せた回路を用いた。

【0204】ここで述べた画像形成装置の構成は、本発明を適用可能な画像形成装置の一例であり、本発明の技術思想に基づいて種々の変形が可能である。入力信号については、NTSC方式を挙げたが入力信号はこれに限られるものではなく、PAL、SECAM方式など他、これよりも多数の走査線からなるTV信号(例えば、M

USE方式をはじめとする髙品位TV)方式をも採用できる。

[0205]

【発明の効果】以上説明したように、本発明は、繊維状カーボンの成長選択性を有する導電層を設けたので、繊維状カーボンを所定の位置に高密度で成長させ安定した電気的接合を確保でき、素子容量および駆動電圧の低減と電子放出効率の向上を図るとともに、高精細なビームを得ることができた。

【図面の簡単な説明】

【図1】本発明の第1実施例に係る電子放出素子の概略 構成図である。

【図2】本発明の第2実施例に係る電子放出素子の概略 構成図である。

【図3】本発明の第3実施例に係る電子放出素子の概略 構成図である。

【図4】本発明の第4実施例に係る電子放出素子の概略 構成図である。

【図5】本発明の第1実施例に係る電子放出素子の製造 工程を示す図である。

【図6】本発明の実施例に係る電子放出素子を動作させるときの模式図である。

【図7】本発明の実施例に係る電子放出素子の動作特性 を示す模式図である。

【図8】本発明の実施例に係る電子源の単純マトリクス 回路の概略構成図である。

【図9】本発明の実施例に係る画像形成装置の表示パネルの概略構成図である。

【図10】本発明の実施例に係る画像形成装置の回路構成の概略構成図である。

【図11】カーボンナノチューブの構造を示す模式図である。

【図12】グラファイトナノファイバーの構造を示す模式図である。

【図13】縦型FEの従来例の概略斜視図である。

【図14】横型FEの従来例の概略斜視図である。 【符号の説明】

1, 1d 基板

2, 2d 引き出し電極 (ゲート電極, 第2電極)

3,3b,3d 陰極電極 (カソード電極,第1電極)

4, 4 c, 4 d 陰極材料 (繊維状カーボン)

5,5c,5d 導電層

60 真空装置

61 アノード

65 真空排気装置

81 電子源基体

82 X方向配線

83 Y方向配線

84 電子放出素子

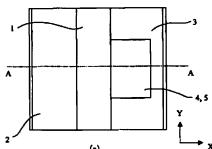
85 結線

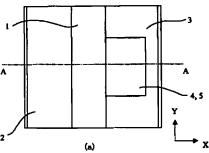
- 91 リアプレート
- 9 2 支持枠
- 93 ガラス基体
- 9 4 蛍光膜
- 95 メタルパック
- 96 フェースプレート
- 97 外囲器

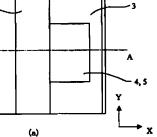
101 表示パネル

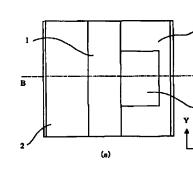
- 102 走査回路
- 103 制御回路
- 104 シフトレジスタ
- 105 ラインメモリ
- 106 同期信号分離回路
- 107 変調信号発生器

【図1】

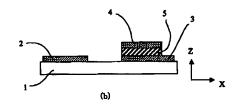




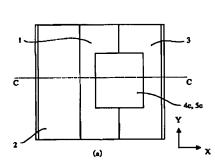


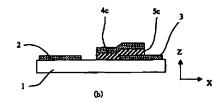


【図2】



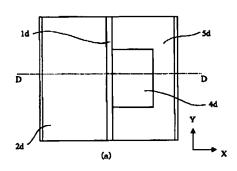
【図3】

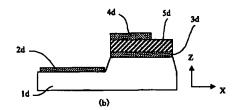


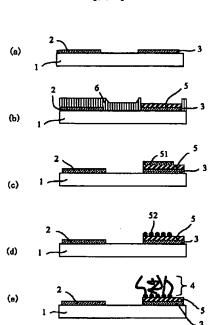


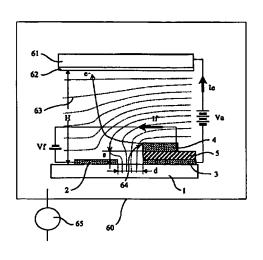
(P)

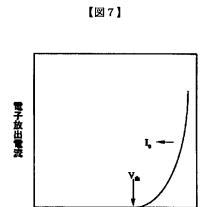
[図4]



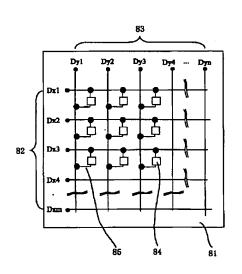






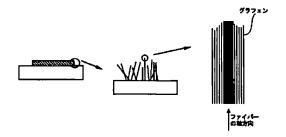


素子電圧 V_f



【図8】

【図11】



【図9】 【図10】

